



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년06월16일
(11) 등록번호 10-1042030
(24) 등록일자 2011년06월09일

(51) Int. Cl.

G21D 3/06 (2006.01) G21C 9/00 (2006.01)

(21) 출원번호 10-2009-0012587

(22) 출원일자 2009년02월16일

심사청구일자 2009년02월16일

(65) 공개번호 10-2010-0093414

(43) 공개일자 2010년08월25일

(56) 선행기술조사문헌

KR1020010076542 A*

KR100808787 B1

KR1020080013153 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

한국전력기술 주식회사

경기 용인시 기흥구 마북동 360-9

(72) 발명자

김항배

대전 유성구 노은동 열매마을아파트 812-102

한석규

대전 유성구 지족동 열매마을아파트 508-1302

(뒷면에 계속)

(74) 대리인

리엔텍특허법인

전체 청구항 수 : 총 3 항

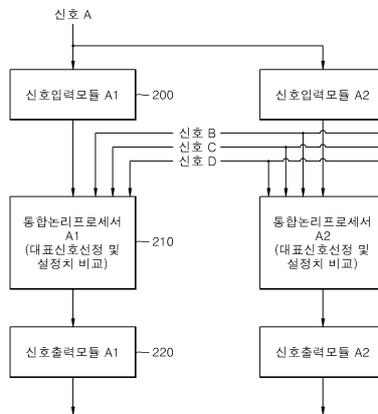
심사관 : 이용호

(54) 비교논리 및 동시논리를 통합한 발전소보호계통

(57) 요약

발전소보호계통은 발전소의 상태를 감시하여 이상 상태가 발생하면 개시신호를 제공하여 원자료를 정지시키고 사고를 완화하는 계통이다. 본 발명은 종래의 디지털 발전소보호계통에서 다른 프로세서에 분리 구현되는 비교논리 및 동시논리를 통합하는 신호선택논리를 적용하는 것이다. 계통 전체 구조를 단순화시킴으로써 신뢰도와 경제성을 제고할 수 있다.

대표도 - 도3



(72) 발명자
김성호
대전광역시 유성구 전민동 세종아파트 108-706

최웅석
대전 유성구 관평동 823번지 201호

특허청구의 범위

청구항 1

채널별로 비교논리프로세서와 동시논리프로세서를 갖는 발전소보호계통으로부터 개량된 것으로서, 그 개량 사항은

상기 각 채널 비교논리프로세서와 동시논리프로세서가 통합된 것이며, 보호논리를 수행하기 위하여 필요한 공정신호를 직접 입력받는 통합프로세서를 포함하되,

다른 채널의 프로세서와 채널간 통신 없이 각 채널의 상기 통합프로세서에서 보호논리를 수행하여 개시신호를 출력함으로써 원자료를 정지시키는 것을 특징으로 하고,

상기 통합프로세서는 각 채널별로 두 개가 포함되어 있으며,

상기 통합프로세서는,

입력되는 공정신호가 상승 트립의 경우에는 두 번째로 큰 값을, 하강 트립의 경우에는 두 번째로 작은 값을 선정하여 설정치와 비교하는 수단과,

2-out-of-4의 논리인 네 개의 신호 중에서 두 개의 신호값이 설정치를 넘어설 때 트립을 발생시킬 수 있도록 하는 2차 최대(최소)값 선정법인 대표신호선정 알고리즘을 수행하는 수단을 포함함으로써, 결과적으로 발전소보호계통의 비교논리와 동시논리를 동시에 수행하는 것을 특징으로 하는 발전소보호계통.

청구항 2

삭제

청구항 3

삭제

청구항 4

청구항 1에 있어서, 상기 통합프로세서는

각 채널별로 두개가 포함되며, 한 채널 내의 두 개의 상기 통합프로세서로부터의 개시신호는 OR회로를 통하여 원자로정지계통과 공학적안전설비작동계통 보조캐비넷으로 다중 전송되는 것을 특징으로 하는 발전소보호계통.

청구항 5

삭제

청구항 6

청구항 1에 있어서, 상기 통합프로세서는

별도의 시험프로세서와 통신장치 없이 수신하는 모든 채널의 공정입력신호에 소정의 시험신호 조합을 인가하여, 중첩시험방법을 사용하지 않고 원자로정지차단기 및 공학적안전설비 작동계통에서 그 출력을 직접 확인함에 의해 채널시험을 수행하는 것을 특징으로 하는 발전소보호계통.

명세서

발명의 상세한 설명

기술분야

본 발명은 비교논리 및 동시논리를 통합하는 신호선택 논리를 적용하여 계통의 전체 구조를 단순화시킴으로써 신뢰도와 경제성을 제고할 수 있는 발전소보호계통에 관한 것이다.

배경기술

[0001]

- [0002] 원자력발전소를 출력 운전할 때 안정상태의 운전이 바람직한 정상운전 형태이지만 발전소가 항상 정상운전 상태로 운전되는 것은 아니다. 원자력발전소에서는 여러 가지 형태의 사건이 일어날 수 있으며 이러한 모든 사건들이 발전소 설계에 고려되어야 한다.
- [0003] 원자력발전소 설계에 고려되어야 할 사건들 중에서 예상결과가 설정된 제한치 내에 있어야 하는 사건들을 '설계 기준사건'이라 한다. 그런데 이 설계기준사건은 2가지 사건, 즉, 성능관련 사건과 안전관련 사건으로 구분될 수 있다. 성능관련 사건은 기동, 정상상태 출력운전, 정상발전소 정지와 같이 발전소 설비의 일상적인 운전 영향을 주는 것을 말한다. 안전관련 사건은 좀더 심각한 결과를 초래하는 것으로 소내 및 소외 영향이 설계에 의해 제한된다.
- [0004] 발전소보호계통은 안전관련 사건의 결과를 허용치 이내로 제한하기 위해 설치된 중요한 계통으로서 현장 감지기를 통하여 발전소의 상태를 감시하다가 이상 상태인 것으로 판정되면 원자로정지계통과 공학적안전설비 작동계통에 개시신호를 발생한다. 즉, 감지기로부터의 입력신호를 설정치와 비교하여 설정치를 초과하면 발전소의 건전성을 안전하게 유지하기 위한 작동신호를 자동으로 발생시키는 것이다.
- [0005] 원자로정지를 위한 개시신호는 원자로정지차단기(Reactor Trip Switchgear)를 개방하여 제어봉구동장치(Control Rod Drive Mechanism)에 공급되는 전원을 차단함으로써 제어봉이 중력에 의해 원자로 내부로 낙하되어 원자로가 정지되게 한다.
- [0006] 공학적안전설비를 작동시키는 개시신호는 사고 유형에 따라서 주증기 격리, 원자로건물 격리, 보조급수 작동, 안전주입 작동, 원자로건물 살수 등과 같은 공학적 안전설비를 작동시켜서 사고를 완화함으로써 원자로의 압력 경계를 안전하게 유지한다.
- [0007] 종래의 발전소보호계통은 도 1과 같이 4개의 채널(A, B, C, D)로 구성되는데, 각 채널은 비교논리 프로세서(Bistable Processor), 동시논리 프로세서(Local Coincidence Logic Processor), 원자로정지 및 공학적안전설비 작동계통 개시논리(RT and ESFAS Initiation Logic)(이하, '개시논리') 등을 내장하고 있다. 도 1에서 TR은 '전송기'를 의미하며, DESFAS-AC는 '디지털 공학적안전설비작동계통-보조캐비닛'을 의미한다.
- [0008] 각 채널의 비교논리 프로세서(102)는 전송기(101)로부터 독립적인 측정값을 받으며, 공정변수마다 미리 지정된 트립설정치와 비교함으로써 트립상태를 결정한다. 비교논리 프로세서(102)의 트립상태는 동일 채널 및 타 채널의 동시논리 프로세서(104)로 고속직렬링크(103)를 통해 주기적으로 전송된다. 동시논리 프로세서(104)는 트립변수마다 독립적인 2/4 동시논리를 갖고 있어, 4개 채널 중 2개 채널 이상에서 트립상태가 발생하면 원자로정지(RT: reactor trip) 및 공학적안전설비작동계통(ESFAS)의 동작을 위해 개시논리(105)로 트립신호를 제공한다.
- [0009] 도 2를 참조하여 종래의 발전소 보호계통의 논리 흐름에 대해서 간략하게 설명한다. 1) 원자력발전소의 발전소 보호계통은 동일한 기능을 수행하는 네 개의 독립된 채널로 구성된다(도 1 참조). 2) 각 채널의 논리는 신호입력모듈(100)로 입력되어 비교논리프로세서(Bistable Processor)(102)와 동시논리프로세서(Local Coincidence Logic Processor)(104)에서 각각 나뉘어 수행된다. 3) 비교논리프로세서(102)는 입력신호를 설정치와 비교하여 그 결과를 동시논리 프로세서(104)로 전달한다. 4) 각 채널의 비교논리프로세서(102)에서 수행된 결과는 서로 다른 채널의 동시논리프로세서(104) 간에 통신으로 공유된다. 5) 각 채널의 동시논리프로세서(104)는 자신의 채널과 서로 다른 나머지 세 개의 채널에서 입력된 비교논리 수행 결과를 이용하여 '2-out-of-4' 동시논리를 수행한다. 6) 각 채널 동시논리프로세서(104)의 수행 결과는 개시논리 회로(105)로 입력된다.
- [0010] 상기와 같이 종래에는, 비록 아날로그로부터 디지털 기반으로 기술이 발전하였지만, 아날로그 발전소보호계통에서 사용한 설계개념을 그대로 사용함에 의해 비교논리와 동시논리를 별도의 프로세서에 구현하고 있는 정도의 실정에 불과하다.
- [0011] 국내에서는 이러한 논리를 통합해 구현하는데 대한 연구가 수행된 바는 있으나, 현재까지는 연구조사 및 초기개발 단계이다. 그러나 해외의 경우에는 활발하게 연구가 진행되어 왔고 실제 적용 단계에 있다. 예를 들면, 제너럴일렉트릭사(General Electric Company)에서 특허등록한 원자로보호 시스템(Reactor Protection System)의 경우, 각 채널 입력에 대한 비교논리 및 2/3 동시논리를 하나의 논리부분에 구현하고 있으며, 미국 내 인허가 기관인 US NRC의 인허가를 받은 트라이코넥스(TRICONEX)의 경우에도 각 메인프로세서가 3개의 공정입력신호를 수신한 후에 중간 값을 선택하여 비교논리를 수행하고 결과를 출력하는 방식을 채택하고 있다.
- [0012] 또한 독일의 지멘스(Siemens)에서는 통합프로세서를 이용한 디지털 보호계통 구성방식을 채택하고 있으며 통합 프로세서 내의 상세한 논리는 사용자가 선택하여 구성하도록 하고 있으며, 실제로 미국 및 유럽 내 일부 발전소

에 이러한 통합프로세서를 적용하고 2차 최대값 선정논리를 적용하여 설계한 사례가 있다.

[0013] 이와 같이 비교논리 및 동시논리의 통합은 전 세계적인 추세이며 보편적으로 적용되는 기술이라고 볼 수 있으나, 상세한 논리 적용 및 구성이 각각 상이하어 국내에서도 이러한 통합논리 적용에 대한 연구가 요구되는 시점이다.

발명의 내용

해결 하고자하는 과제

[0014] 종래의 기술에서 해결해야 할 문제점으로서 다음과 같은 것을 들 수 있다. 1) 전자부품의 성능이 향상됨에 따라 점차 통합되는 추세이나, 기존 발전소보호계통은 채널 내 다수의 프로세서로 구성되어 시험 및 유지보수 등에 소요되는 경제적 비용은 물론이고 신뢰도 및 응답시간 측면에서 불리한 면이 있다. 2) 비교논리프로세서와 동시논리프로세서의 채널간 연계신호를 위하여 통신 및 격리장치를 사용하고 있으며 이러한 통신신호의 정확성 확인을 위한 진단기능 및 관련 통신 소프트웨어를 구현해야 하는 관계로 소프트웨어의 복잡성 및 오류가능성이 증가한다. 3) 채널 내의 프로세서 개수가 많으며 구성이 복잡하여 비용이 비교적 많이 든다. 4) 소프트웨어 개발비용이 증가하고 개발과정에서 발생할 수 있는 인적 오류의 가능성이 높다. 5) 주기적인 채널기능시험 수행 시 공정입력, 비교논리프로세서, 동시논리프로세서, 개시논리, 원자로정지차단기 및 공학적안전설비작동계통까지 각 입력부분에 시험신호를 입력하여 출력을 확인하는 방식으로 중첩하여 시험을 수행하였으므로 여러 단계의 시험수행이 불가피하였다.

[0015] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로 발전소보호계통에 통합형 구조 및 개선된 신호검증 알고리즘을 채택함으로써 경제성과 신뢰성을 제고하는 것을 목적으로 한다.

과제 해결수단

[0016] 원자력발전소 보호계통의 구성에서 가장 중요한 부분인 계통의 신뢰도는 계통 구조의 단순성에 크게 의존한다. 이를 반영하여 새로운 계통에서는 하드웨어 구조와 적용하는 논리를 모두 단순화함으로써 계통의 신뢰도를 증가시킬 수 있다.

[0017] 비교논리와 동시논리가 각기 다른 프로세서에서 구현되는 원자로 보호논리는 계측제어계통에 사용되는 전자부품의 성능이 향상됨에 따라 점차 통합되는 추세이며, 이와 관련하여 높은 신뢰도 구현이 용이한 방향으로 발전하고 있다. 이에 따라 신기술을 반영한 신호입출력 및 보호기능 수행을 위한 계통의 연구개발이 요구되는 시점이며, 향후에는 이러한 특성을 반영하여 고 신뢰도의 신호검증 알고리즘을 채택한 통합형 구조의 디지털 보호계통이 보편화될 것으로 전망된다.

[0018] 정리하자면, 본 발명은, 채널별로 비교논리프로세서와 동시논리프로세서를 갖는 발전소보호계통으로부터 개량된 것으로서, 그 개량 사항은, 상기 각 채널 비교논리프로세서와 동시논리프로세서가 통합된 것이며, 보호논리를 수행하기 위하여 필요한 공정신호를 직접 입력받는 통합프로세서를 포함하되, 다른 채널의 프로세서와 채널간 통신 없이 각 채널의 상기 통합프로세서에서 보호논리를 수행하여 개시신호를 출력함으로써 원자료를 정지시키는 것을 특징으로 한다.

[0019] 또한, 상기 통합프로세서는 각 채널별로 두 개가 포함되는 것을 특징으로 한다.

[0020] 또한, 상기 통합프로세서는, 입력되는 공정신호가 상승 트립의 경우에는 두 번째로 큰 값을, 하강 트립의 경우에는 두 번째로 작은 값을 선정하여 설정치와 비교하는 수단과, 2-out-of-4의 논리인 네 개의 신호 중에서 두 개의 신호값이 설정치를 넘어설 때 트립을 발생시킬 수 있도록 하는 2차 최대(최소)값 선정법인 대표신호선정 알고리즘을 수행하는 수단을 포함함으로써, 결과적으로 발전소보호계통의 비교논리와 동시논리를 동시에 수행하는 것을 특징으로 한다.

[0021] 한 채널 내의 두 개의 통합프로세서로부터의 개시신호는 OR회로를 통하여 원자로정지계통과 공학적안전설비작동계통 보조캐비닛으로 다중 전송되도록 할 수 있다.

[0022] 또한, 어느 한 채널의 통합논리프로세는, 다른 채널로부터 공정신호를 직접 입력받아 처리하는 것을 특징으로 한다. 이 때에 상기 통합프로세서는 수신하는 모든 채널의 공정신호에 소정의 시험신호 조합을 인가하여, 원자로정지차단기 및 공학적안전설비 작동계통에서 그 출력을 확인함에 의해 시험을 수행하는 것을 특징으로 한다.

효 과

- [0023] 원자력발전소 보호계통의 구성에서 가장 중요한 관심 사항인 계통의 신뢰도는 계통 구조의 단순성에 크게 의존한다. 이와 같은 관심사항을 반영하여, 본 발명에서는 하드웨어 구조와 적용하는 논리를 모두 단순화함으로써 계통의 신뢰도를 크게 증가시키는 한편, 전체적인 구성 비용을 크게 줄여 경제적으로도 장점이 있는 특성을 갖도록 하였다. 이 밖에 본 발명이 갖는 효과는 다음과 같다.
- [0024] (1) 채널 내에 다수의 프로세서(가령, 채널당 6개씩 전체적으로 모두 24개)를 가지던 최근의 발전소보호계통이 새로운 구조에서는 채널 당 2개씩 모두 8개만의 프로세서를 가지게 되어 프로세서 기준, 대략 1/3 가량의 하드웨어 구성상 경제성을 갖게 된다.
- [0025] (2) 비교논리와 동시논리를 통합하여 새로운 신호선정 알고리즘을 채택함으로써 소프트웨어의 구성이 간단해져 소프트웨어 개발 비용이 절감되며, 구성 중에 발생할 수 있는 인적 오류의 가능성이 적어져서 계통의 신뢰도와 경제성을 동시에 제고시킬 수 있다.
- [0026] (3) 또한, 기존의 계통에서 각 채널의 비교논리 수행 결과를 다른 채널의 동시논리프로세서로 전송하던 구조가 없어진다. 이로 인해 채널 간 격리 구조가 단순해지며 신호 교환을 위한 소프트웨어가 없어지게 되어 위의 (2)항에서 언급한 계통의 신뢰도와 경제성이 제고되고, 응답시간 측면에서도 유리하다.
- [0027] (4) 종래에는 주기적인 채널기능시험 수행시 공정입력, 비교논리프로세서, 동시논리프로세서, 개시논리, 원자로 정지차단기 및 공학적안전설비작동계통까지 각 입력부분에 시험신호를 입력하여 출력을 확인하는 방식으로 중첩하여 시험을 수행하였으므로 여러 단계의 시험수행이 불가피하였다. 그러나 본 발명에 따른 새로운 계통에서는 이러한 복잡한 시험이 필요하지 않으며, 통합프로세서가 수신하는 모든 채널의 공정입력신호 부분에 시험신호 조합을 인가하고 원자로정지차단기 및 공학적안전설비작동계통에서 그 출력을 확인하는 방식으로 시험할 수 있으므로 시험방법이 단순화되어 시험시간의 단축이 가능하다.

발명의 실시를 위한 구체적인 내용

- [0028] 도 3은 본 발명에 따른 원자력발전소 보호계통의 개념을 간략하게 설명하기 위한 기능구성도이고, 도 4는 본 발명에 따른 통합논리 구조를 갖는 발전소보호계통 채널의 기능을 보다 구체적으로 나타내는 구성블록도이다. 본 발명은 종래의 발전소보호계통에서 필수적인 보호기능을 수행하는 프로세서를 현재의 분리형에서 통합형으로 개선하여 하드웨어와 소프트웨어의 구조를 단순화함으로써, 개선된 성능과 향상된 신뢰도를 갖는 통합 구조의 보호계통을 구성하는 것을 목적으로 한다.
- [0029] 이를 위해 도 2와 같이 한 채널 당 모두 여섯 개의 프로세서에서 보호기능이 수행되도록 꾸며진 기존 발전소의 디지털 발전소보호계통의 구조를, 도 3의 통합형 구조에서는 다중의 두 프로세서에서 수행되도록 하였다. 또한, 프로세서의 통합을 통한 보호기능의 단순화를 이루기 위하여 기존의 보호기능이 수행하는 동시논리의 역할을 대체할 새로운 신호처리 알고리즘에 따라 전체 계통의 기능을 구현하였다.
- [0030] 본 발명에 따라 새로 구성된 발전소보호계통의 작용은 다음과 같다(도 3 참조).
- [0031] 1) 기존의 각 채널 비교논리프로세서와 동시논리프로세서를 통합한 하나의 프로세서(통합논리프로세서(210))에서 보호논리를 수행한다.
- [0032] 2) 기존에는 각 채널 비교논리프로세서 처리 결과가 자신의 채널 및 다른 채널의 동시논리프로세서로 전송되나, 새로운 계통에서는 도 3에서와 같이 이러한 신호통신 구조가 없다. 대신, 다른 채널로부터 공정신호를 입력 받아 통합프로세서(210)에서 처리한다.
- [0033] 3) 기존의 비교논리와 동시논리가 새로운 계통에서는 대표신호선정 알고리즘으로 대체되어 동일한 기능을 수행한다.
- [0034] 4) 기존 계통은 각 채널 내에 하나 혹은 다수의 비교논리프로세서와 하나 혹은 다수의 동시논리프로세서를 가지나, 새로운 계통은 한 채널 당 두 개의 프로세서로 구성된다.
- [0035] 5) 한 채널 내 두 개의 통합프로세서로부터의 신호는 OR 회로를 이용하여 하나의 출력신호를 원자로정지계통과 공학적안전설비작동계통 보조캐비닛으로 전송한다(도 4 참조).
- [0036] 6) 위 3)항에서 언급한 대표신호선정 알고리즘에 2차 최대(최소)값 선정법을 사용한다. 2차 최대(최소)값 선정법은 입력된 네 개의 공정신호 중에서 상승 트립의 경우 두 번째로 큰 값을, 그리고 하강 트립의 경우 두 번째

로 작은 값을 선정하여 설정치와 비교하는 방법으로서, 결과적으로 기존 동시논리프로세서 기능 2-out-of-4의 논리인 네 개의 신호 중에서 두 개의 신호값이 설정치를 넘어설 때 트립을 발생시키는 논리와 동일한 결과가 된다.

[0037] 이 방법을 사용함으로써, 기존 계통의 비교논리와 동시논리의 기능을 동시에 수행하는 결과를 가지며 두 프로세서의 통합이 가능하도록 한다.

[0038] 도 4는 본 발명에 따른 통합논리 구조를 갖는 발전소보호계통 채널의 기능을 보다 구체적으로 나타내는 블록도이다. 도 4에서, 도 3의 신호입력모듈은 아날로그 입력모듈(200, 200')로, 신호출력모듈은 디지털 출력모듈(220, 220')로 표시되어 있고, 디지털 출력모듈 A1(220)과 디지털 출력모듈 A2(220')에서 출력되는 원자로정지신호와 공학적안전설비작동계통 보조캐비넷 입력신호는 OR회로(230, 230')를 통하여 각각 원자로정지차단기(저전압트립용) 240a, 원자로정지차단기(분로트립용) 240b 및 공학적안전설비작동계통 보조캐비넷(250a, 250b)에 제공됨을 알 수 있다.

[0039] 도 5는 본 발명에 따른 통합논리 구조를 갖는 발전소보호계통 채널의 소프트웨어 구성도를 나타내는 것으로서, 도 4의 원자로보호계통 통합프로세서는 도 5의 대표신호 선정 알고리즘(2.MIN), 비교논리, 경보논리 및 인터록논리 등의 구현을 위한 소프트웨어를 포함하고 있음을 나타낸다.

[0040] 이상에서 도면과 함께 설명한 실시예는 본 발명의 기술적 사상을 구체적으로 예시하기 위한 것에 불과하다. 본 발명의 기술적 범위는 이하의 특허청구범위의 합리적 해석에 의해 결정되는 것이다.

도면의 간단한 설명

[0041] 도 1은 비교논리프로세서와 동시논리프로세서를 별도로 갖는 4채널의 기존 발전소보호계통을 나타내는 도면이다.

[0042] 도 2는 각 채널에 2개의 비교논리프로세서와 4개의 동시논리프로세서, 채널 간 연계통신으로 구성되는 기존 발전소보호계통을 나타내는 도면이다.

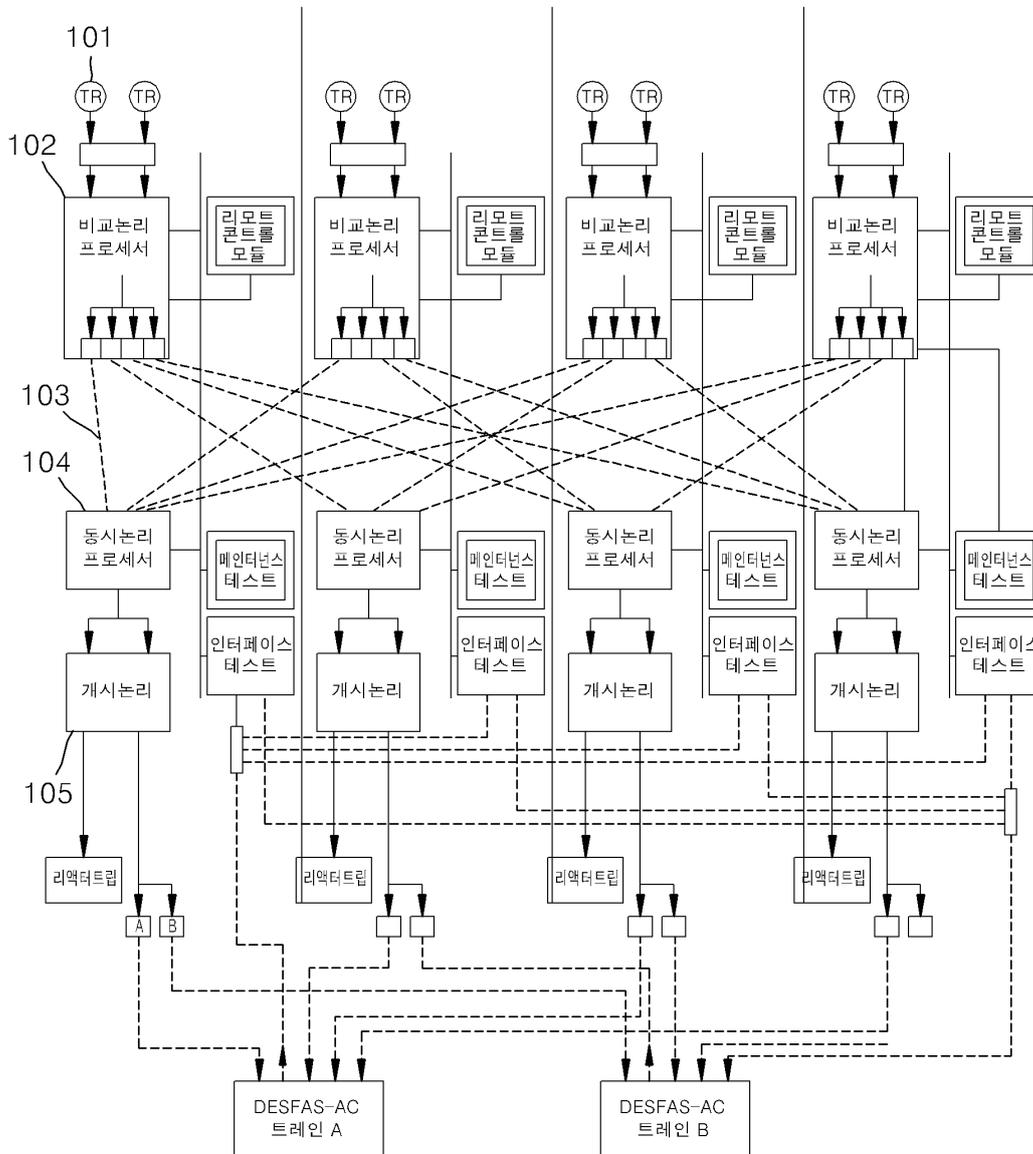
[0043] 도 3은 비교논리프로세서와 동시논리를 통합하고 채널간 연계통신을 제거한 구조의 발전소보호계통을 나타내는 도면이다.

[0044] 도 4는 통합구조의 발전소보호계통 기능블럭도이다.

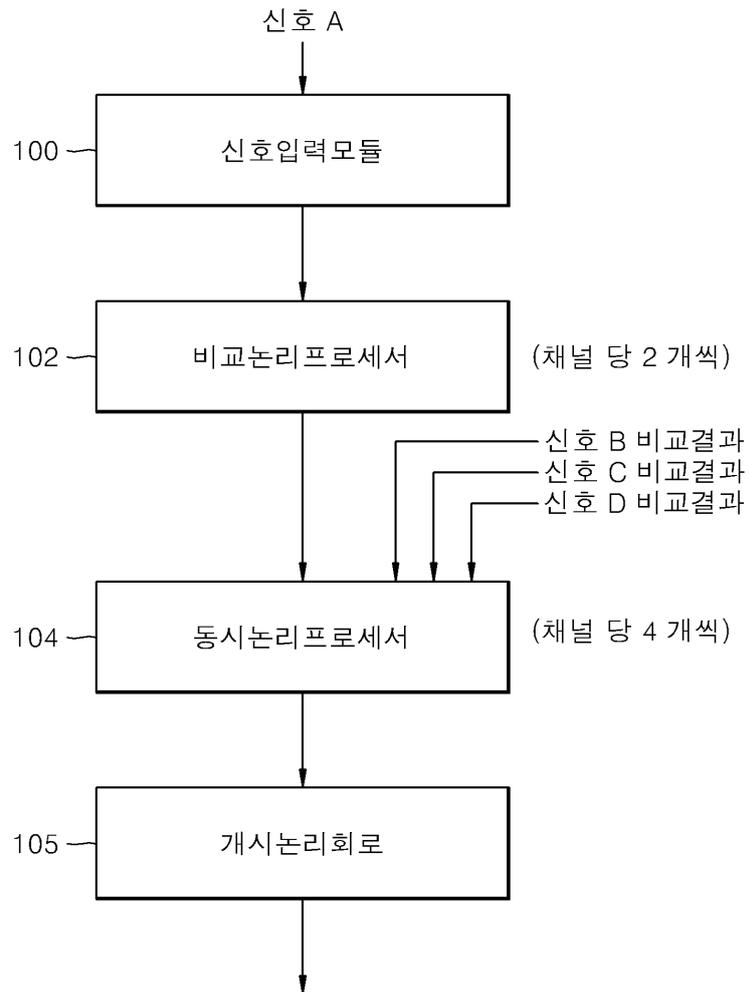
[0045] 도 5는 통합구조의 발전소보호계통의 대표신호알고리즘을 나타내는 채널 소프트웨어 기능도이다.

도면

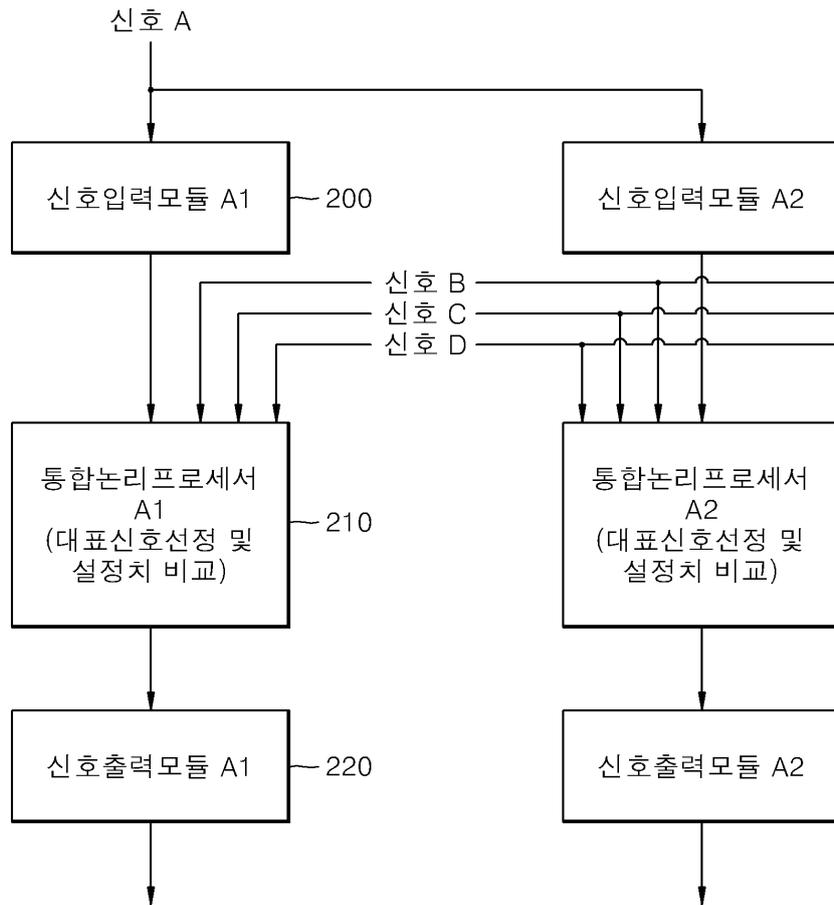
도면1



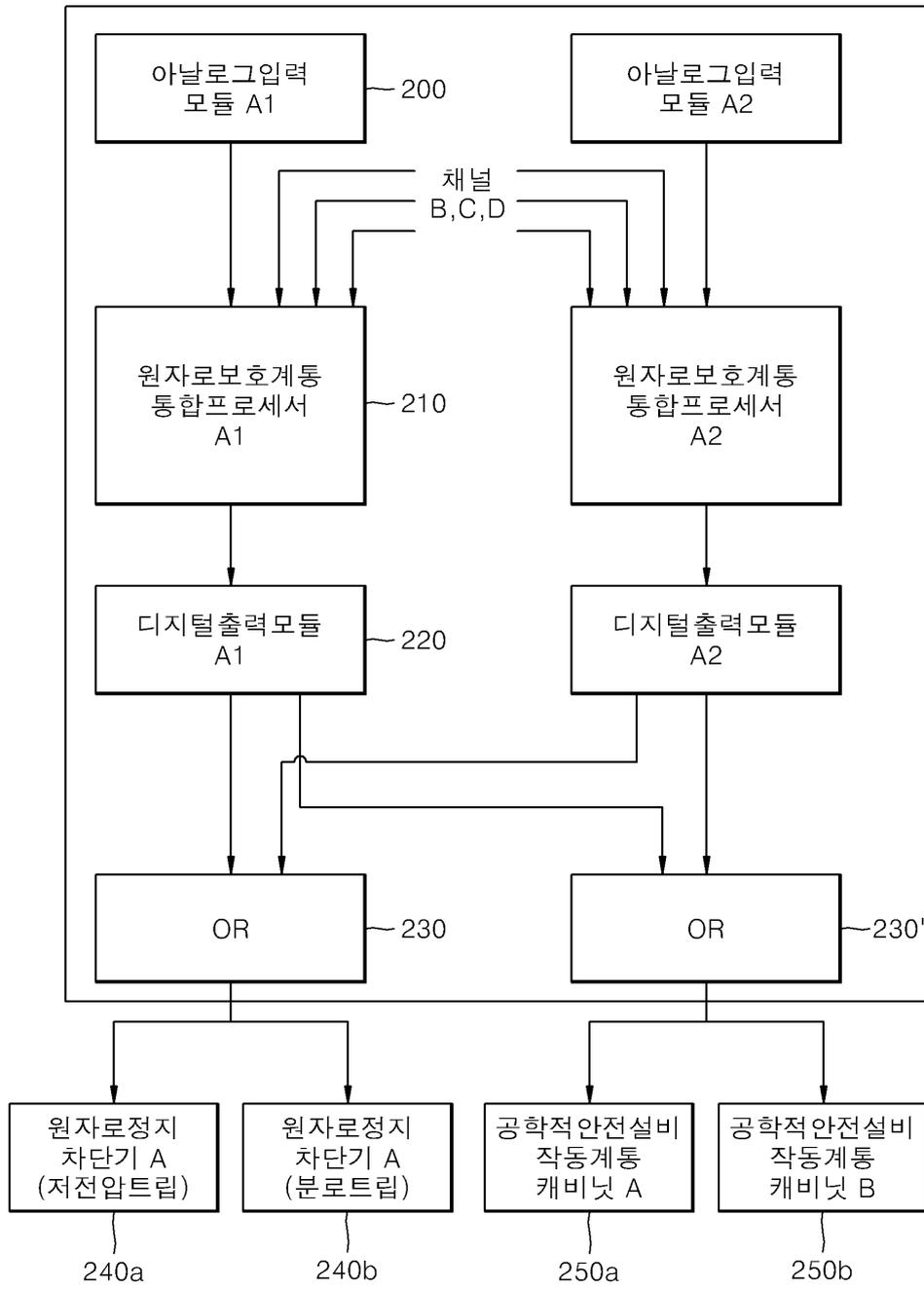
도면2



도면3



도면4



도면5

